

Marks Distribution

DIPLOMA IN ENGINEERING
PROBIDHAN-2016

ELECTRONICS TECHNOLOGY (668)

5th SEMESTER

Sl. No	Subject Code	Name of the subject	T	P	C	Marks				Total
						Theory		Practical		
						Cont. assess	Final exam	Cont. assess	Final exam	
1	66851	Radio & Television Engineering	3	3	4	60	90	25	25	200
2	66852	Electronic Measuring Instruments	2	3	3	40	60	25	25	150
3	66853	Advanced Communication Engineering	3	3	4	60	90	25	25	200
4	66854	Advanced Digital Electronics	3	3	4	60	90	25	25	200
5	66855	Electronic Servicing -II	0	3	1	-	-	25	25	50
6	69054	Environmental Studies	2	0	2	40	60	-	-	100
7	65851	Accounting Theory & Practice	2	3	3	40	60	50	-	150
Total			15	18	21	300	450	175	125	1050

Short Description of This Subject

SHORT DESCRIPTION

Digital timers, counters & shift registers: Semiconductor memory & Memory organization, memory Read/Write Operation: ALU & CU: A/D & D/A Conversion system: PLA & PAL system: PLD operations, SAP-1 & SAP-2.

Short Description of Chapter - 01

1. Understand different type of flip-flops

- 1.1. Explain the operation of basic SR latch, D flip-flop, clocked flip-flop, J-K flip-flop, Toggle operation & J-K master-slave flip-flop.
- 1.2. State the concept of positive & negative edge triggering and level triggering.
- 1.3. Describe the pin diagram of commonly used flip-flop IC's.

Flip-Flop (F-F)

যে ডিজিটাল সার্কিট এর দুটি Stable State থাকে এবং ট্রিগারিং পালস প্রয়োগ করলে তার State বা অবস্থার পরিবর্তন হয় তাকে ফ্লিপ-ফ্লপ (Flip-Flop) বলে। এর অবস্থা দুটি হল 0 এবং 1 বা লো এবং হাই। এটি বাই স্টেবল বা ল্যাচ নামেও পরিচিত। এটি যে কোন বাইনারী ডাটা ধরে রাখতে পারে। এজন্য ফ্লিপ-ফ্লপ কে মেমোরি হিসেবে ব্যবহার করা হয়ে থাকে।

বিভিন্ন ধরনের ফ্লিপ-ফ্লপ এর মধ্যে আমরা নিম্নোক্ত ফ্লিপ-ফ্লপ গুলি সম্পর্কে আলোচনা করবো।

আর এস (R-S) ফ্লিপ-ফ্লপ

ডি টাইপ (D-Type) ফ্লিপ-ফ্লপ

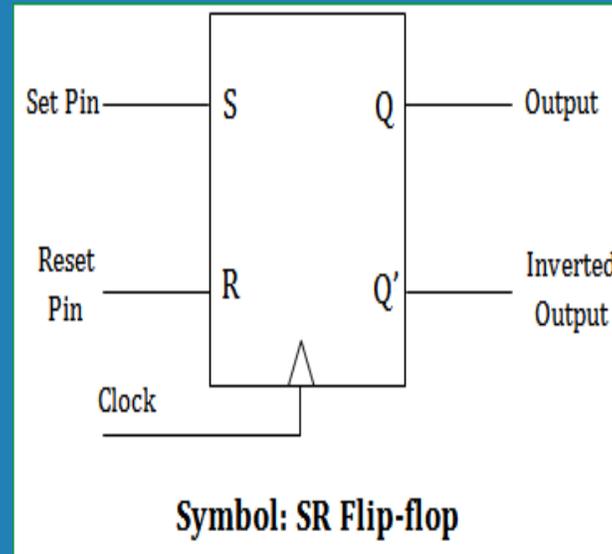
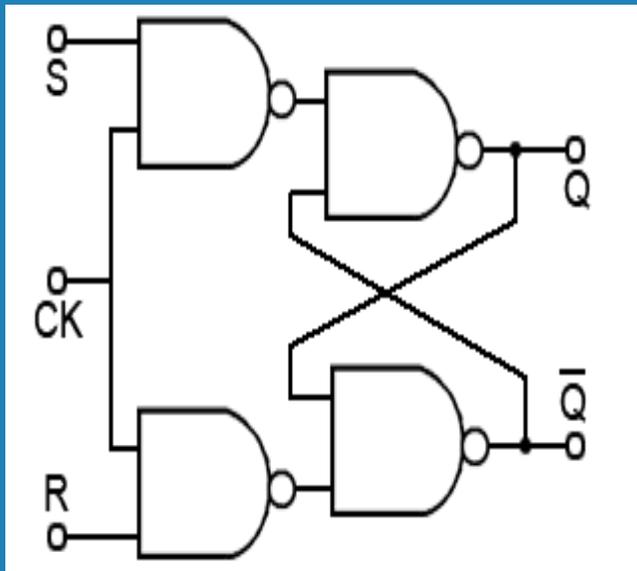
জে-কে (J-K) ফ্লিপ-ফ্লপ

টি টাইপ (T-Type) ফ্লিপ-ফ্লপ

জে-কে মাস্টার স্লেভ (J-K Master Slave) ফ্লিপ-ফ্লপ

Basic S-R Flip-Flop

একে S-R ল্যাচ বলা হয়ে থাকে। S-R Flip Flop এ দুটি স্টাবল অবস্থা থাকে। একটি সেট (Set) এবং অন্যটি রিসেট(Reset)। ল্যাচ বর্তনীকে সেট অবস্থায় রাখলে Logical State (1) কে সংরক্ষন করে এবং রিসেট অবস্থায় রাখলে Logical State (0) কে সংরক্ষন করে।



Inputs			Output
R	S	CLK	Q
0	0	↓	Q_0 (No change)
0	1	↓	1
1	0	↓	0
1	1	↓	*Race

D-Type Flip-Flop

S-R Flip Flop এর S ও R প্রান্তে একটি NOT Gate সংযোগ করলে D-Type Flip Flop তৈরি হয়। ফলে এর ইনপুট একটি (D) এবং আউটপুট দুটি পাওয়া যায়।

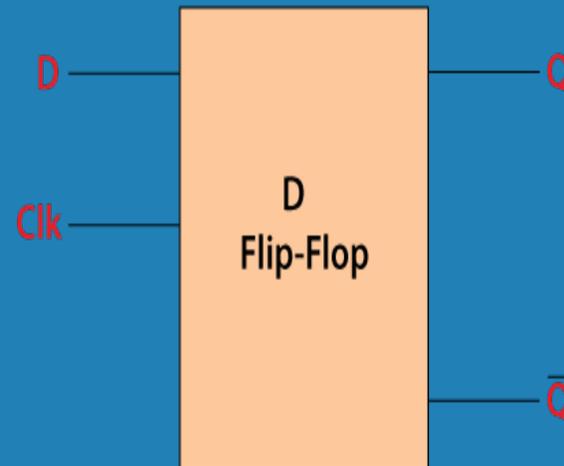
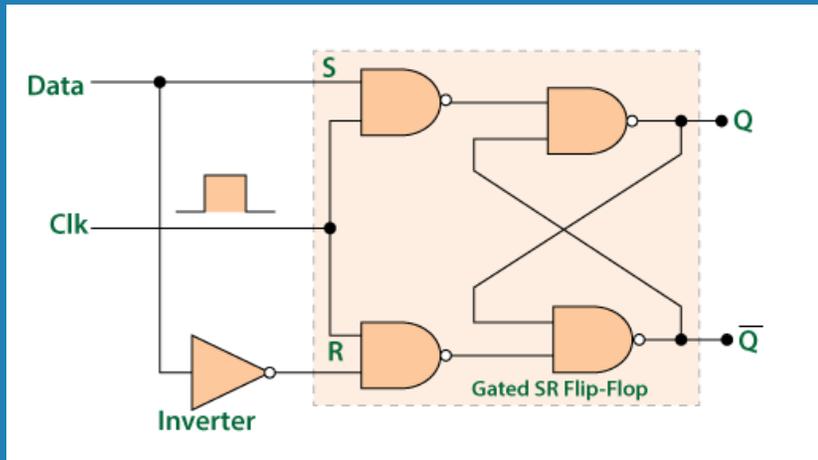
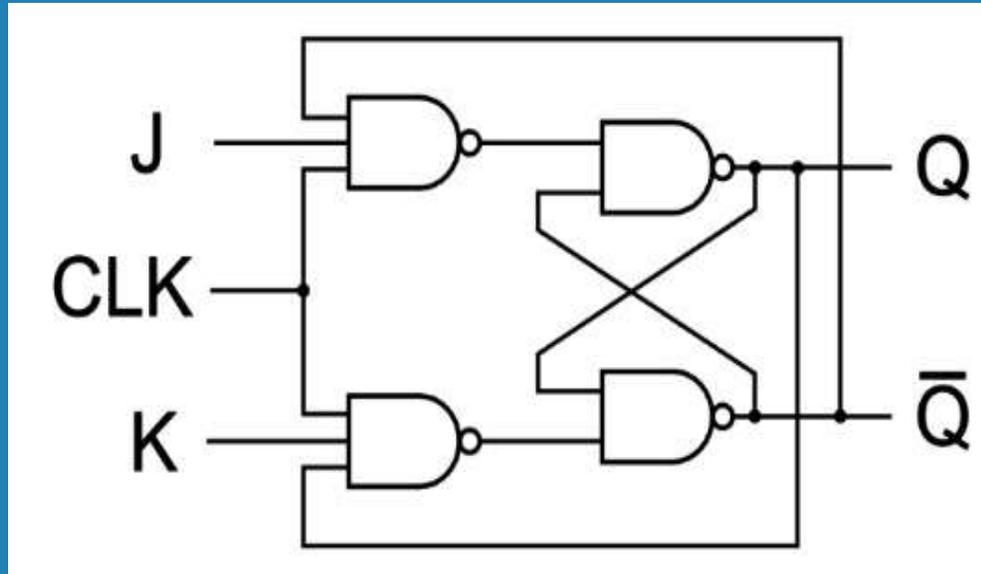


Table of truth:

clk	D	Q	\bar{Q}
0	0	Q	\bar{Q}
0	1	Q	\bar{Q}
1	0	0	1
1	1	1	0

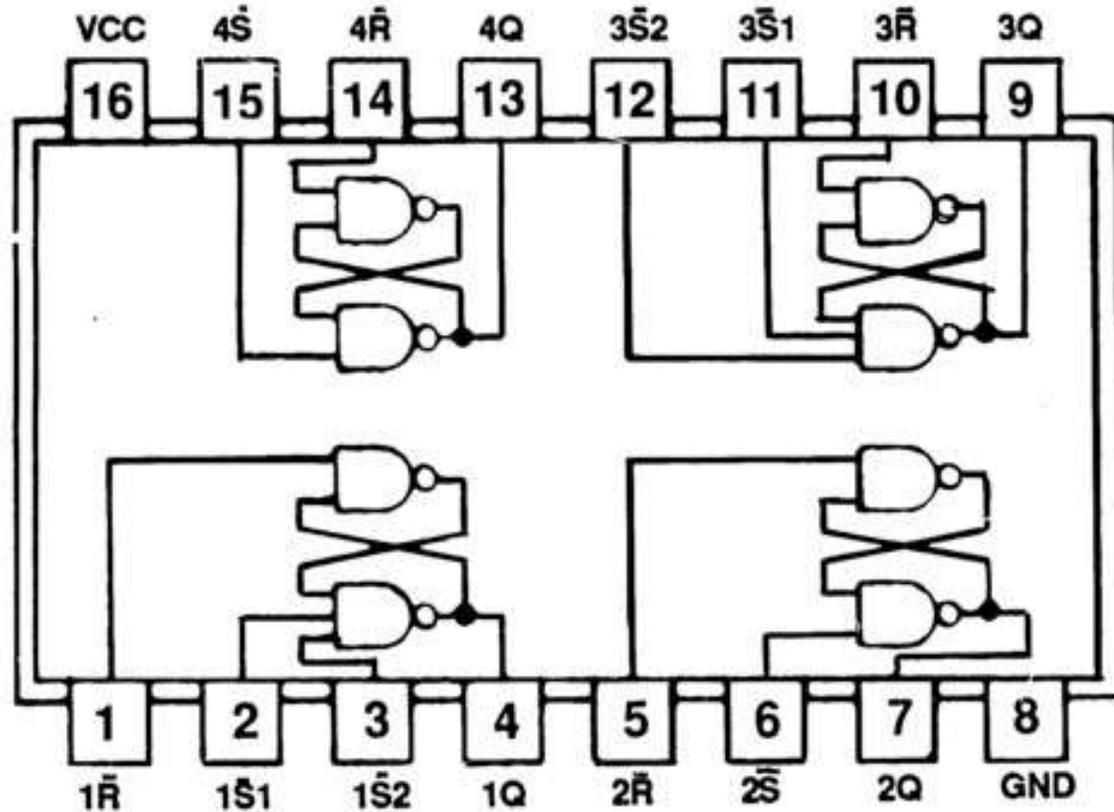
J-K Flip-Flop



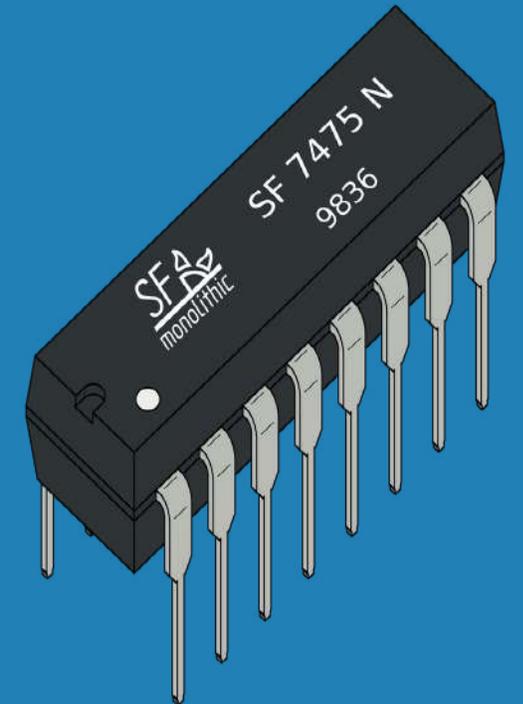
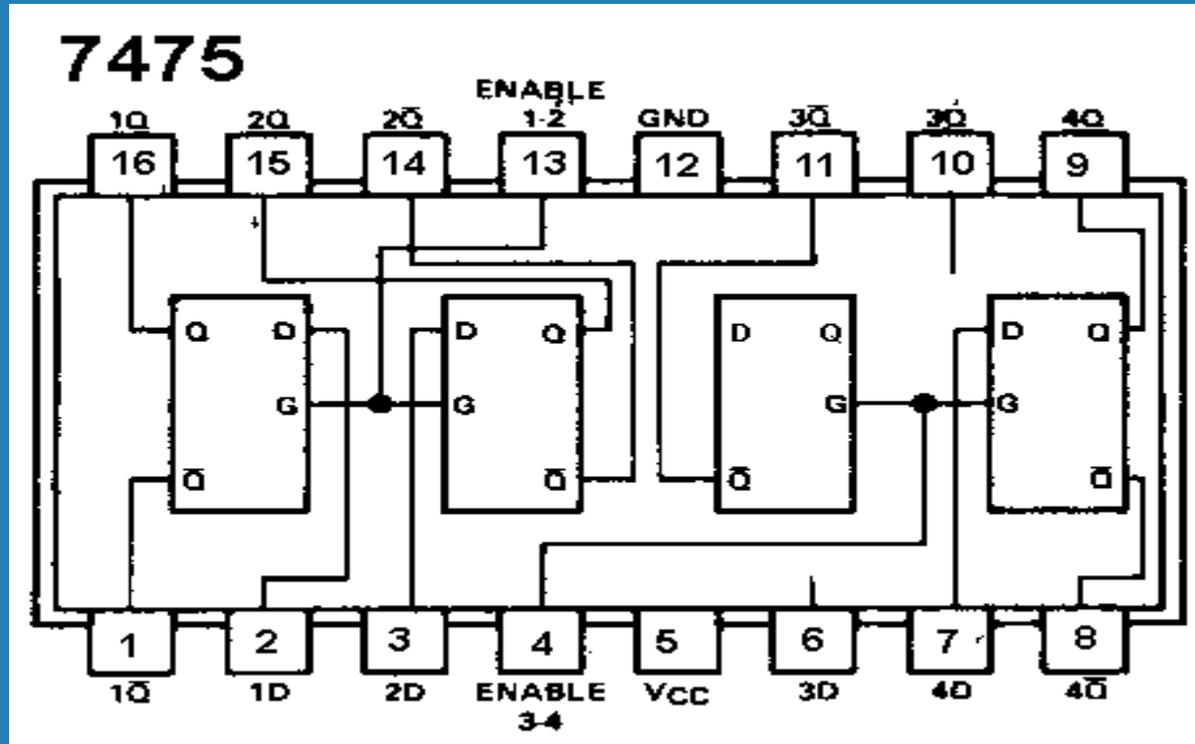
Truth Table

J	K	CLK	Q
0	0	↑	Q_0 (no change)
1	0	↑	1
0	1	↑	0
1	1	↑	$\overline{Q_0}$ (toggles)

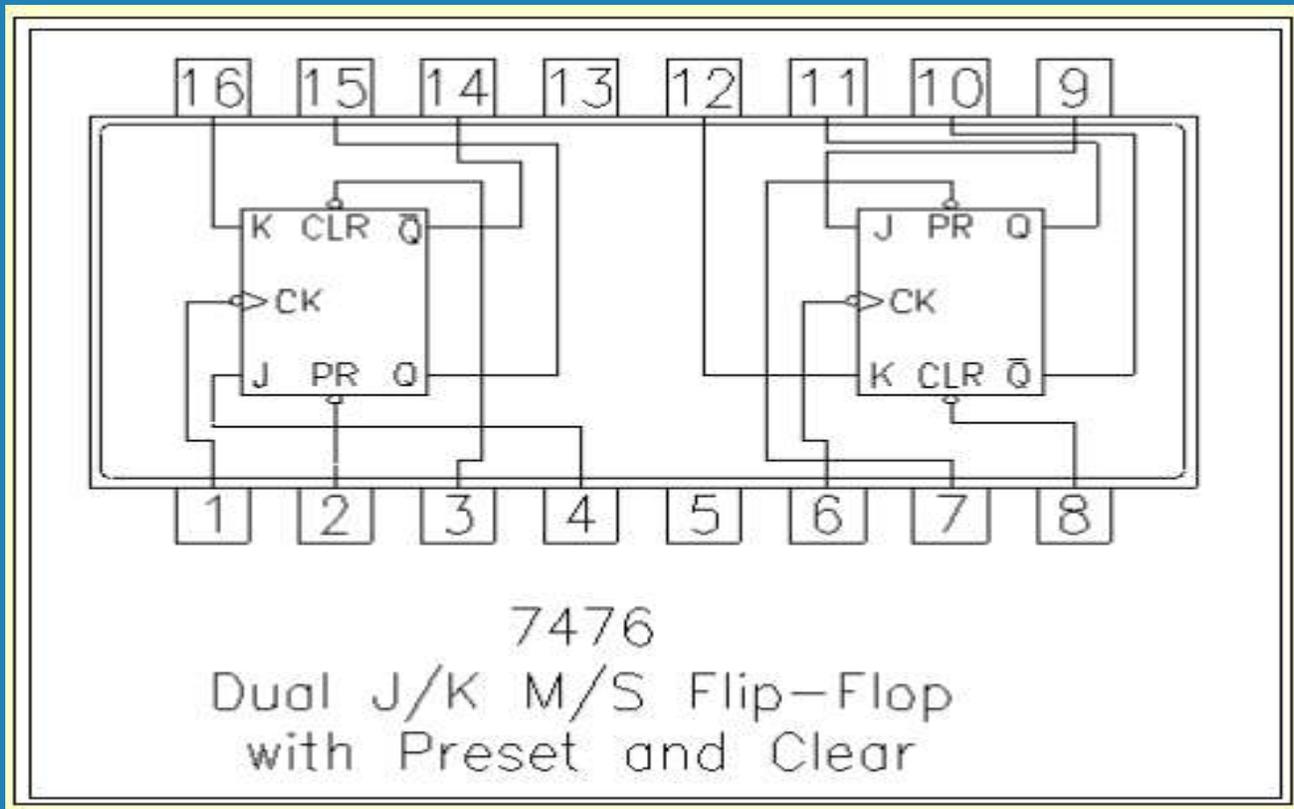
S-R Flip-Flop আইসি এর পরিচিতি (74279)



D-type Flip-Flop আহাঙ্গ ত্রর পরাচাত (7475)



J-K Flip-Flop আইসি এর পরিচিতি (7476)



Review Of Chapter – 01

Flip-Flop

Different Type of Flip-Flop

S-R Flip-Flop

D-Type Flip-Flop

J-K Flip-Flop

Flip-Flop IC (74279,7475,7476)

আগামী ক্লাস এর পাঠ

Chapter -02

Timer , Registers & Their Application